

ЛАБОРАТОРИЈСКА
ВЕЖБА 5

ИЗОЛОВАНА УПРАВЉАЧКА КОЛА ЗА БИПОЛАРНЕ И MOSFET ТРАНЗИСТОРЕ

1. УВОД

Приликом пројектовања ефикасних и поузданих управљачких кола једнаку пажњу је потребно посветити могућностима за радом на већим учестаностима прекидања, смањивању губитака и мерама заштите прекидачких транзистора. Употреба интегралних кола олакшава реализацију децентрализованих и галвански изолованих управљачких кола.

У вежби су приказани поступци генерисања и обликовања управљачких сигнала за прекидачке транзисторе. На примеру конкретних управљачких кола једног високо-фреквентног претвараача описан је начин реализације управљачких кола помоћу интегралног кола које обједињује све потребне управљачке захтеве и функције.

2. РЕАЛИЗАЦИЈА УПРАВЉАЧКИХ КОЛА ПРИМЕНОМ КОНТРОЛЕРА UAA4002

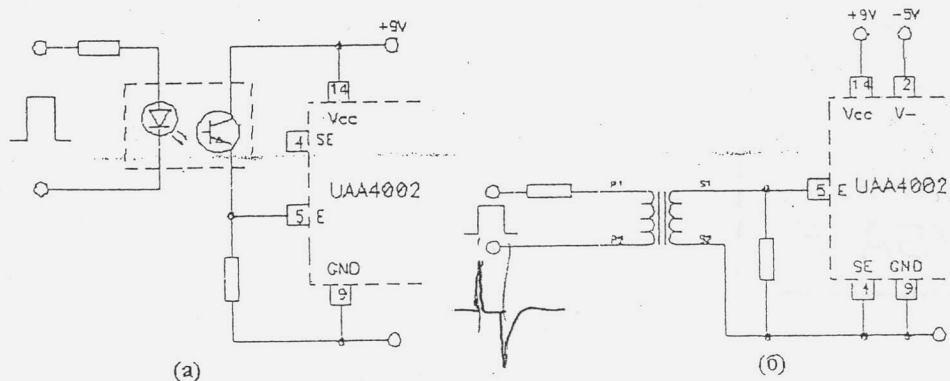
Иако нешто старије генерације, интегрални контролер UAA4002 погодан је због своје типичности и могућности вишеструког програмирања. Распоред пинова и блок шема овог кола дати су на предавањима, па је за успешно извођење вежбе потребно подсетити се градива са предавања.

Програмирање појединих функција интегралног кола врши се везивањем спољних компоненти (отпорника и кондензатора) на пинове чипа. Интегрално коло садржи логички процесор који обједињује следеће функције:

- Коло добија информације о провођењу транзистора у облику логичких сигнала и трансформише их у базне струје којима управља радом енергетских транзистора. Коло регулише вредност струје базе тако да је транзистор у стању квази-засићења током времена вођења. Тиме се знатно смањује време растеређења прекидачког транзистора.
- Приликом искључења транзистора, коло обезбеђује довољно велику негативну базу струју што убрзава процес искључења прекидача. Тиме се смањују прекидачки губици.
- Логички процесор за време провођења транзистора прати струју колектора и напон засићења између колектора и емитера. Прате се напон напајања и температура самог чипа. Може се програмирати максимално и минимално време вођења транзистора.
- Неке од функција овог кола могу се искључити што омогућава флексибилност употребе.

У зависности какве сигнале добија од регулационог кола, интегрално коло може да ради у напонском или импулсном моду. Тиме је осим оптокашера, омогућена употреба феритних трансформатора за галванску изолацију управљачких кола, па се може постићи рад на већим

прекидачким фреквенцијама. У вежби су представљене реализације оба начина галванске изолације, што је приказано на слици 2. Примењена су на управљачка кола сваког од прекидачких транзистора високо-фреквентног полумостног претварача који је коришћен у вежби 1.



Слика 2: Галванска изолација управљачких кола, а) оптички претварач, б) импулсни трансформатор

У напоном моду, чипом се управља високим, односно ниским нивоом управљачког сигнала. За галванску изолацију користи се оптички претварач (слика 2а). Недостатак овог решења је што се може користити само на релативно ниским учестаностима прекидања реда до неколико kHz. На вишим фреквенцијама, мора се обратити пажња на избор оптичког претварача.

У импулсном моду, чипом се управља позитивним или негативним импулсима. Импулсе генерише феритни трансформатор са малим бројем навојака. На примар се доводи управљачки сигнал у облику четвртке. Услед засићења магнетног кола језгра, на секундару добијамо позитивне импулсе на почетку четвртке (улазна ивица) и негативне на крају (силазна ивица). Ово решење је поуздано, јефтино и може се користити и на већим учестаностима.

3. МЕРЕЊА

Мерења обухватају праћење управљачких сигнала за прекидачке транзисторе од њиховог формирања у регулационом колу до обликовања у управљачким колима и довођења на базе прекидачких транзистора. Врше се мерења напонских нивоа следећих сигнала:

- Управљачки сигнал на улазу оптичког претварача који галвански одваја регулационо коло од управљачког. Масу осцилоскопа везати за тачку 10, а сонду осцилоскопа на тачку 11 на макети.
- Управљачки сигнал на излазу оптичког претварача, тј. на улазу у интегрално коло UAA4002. Масу везати за тачку 2, а сонду за тачку 12.
- Управљачки сигнал на бази прекидачког транзистора. Масу везати за тачку 2, а сонду за тачку 13.
- Управљачки сигнал на примару импулсног трансформатора за галванско раздвајање другог управљачког кола. Масу везати за тачку 10, а сонду за тачку 14.
- Управљачки сигнал на секундару импулсног трансформатора, тј. на улазу другог чипа UAA4002. Масу везати за тачку 1, а сонду за тачку 15.
- Управљачки сигнал на бази другог прекидачког транзистора. Масу везати за тачку 1, а сонду за тачку 16.

4. ИЗВЕШТАЈ

Комплетан извештај подразумева попуњен формулар који се добија на вежбама. На формулару су приказани временски дијаграми на које се уносе тражени таласни облици. У склопу извештаја потребно је димензионисати спољне компоненте за програмирање појединих функција интегралног логичког процесора UAA4002.

**ЛАБОРАТОРИЈСКА
 ВЕЖБА 5**

Име и презиме _____

Број индекса _____

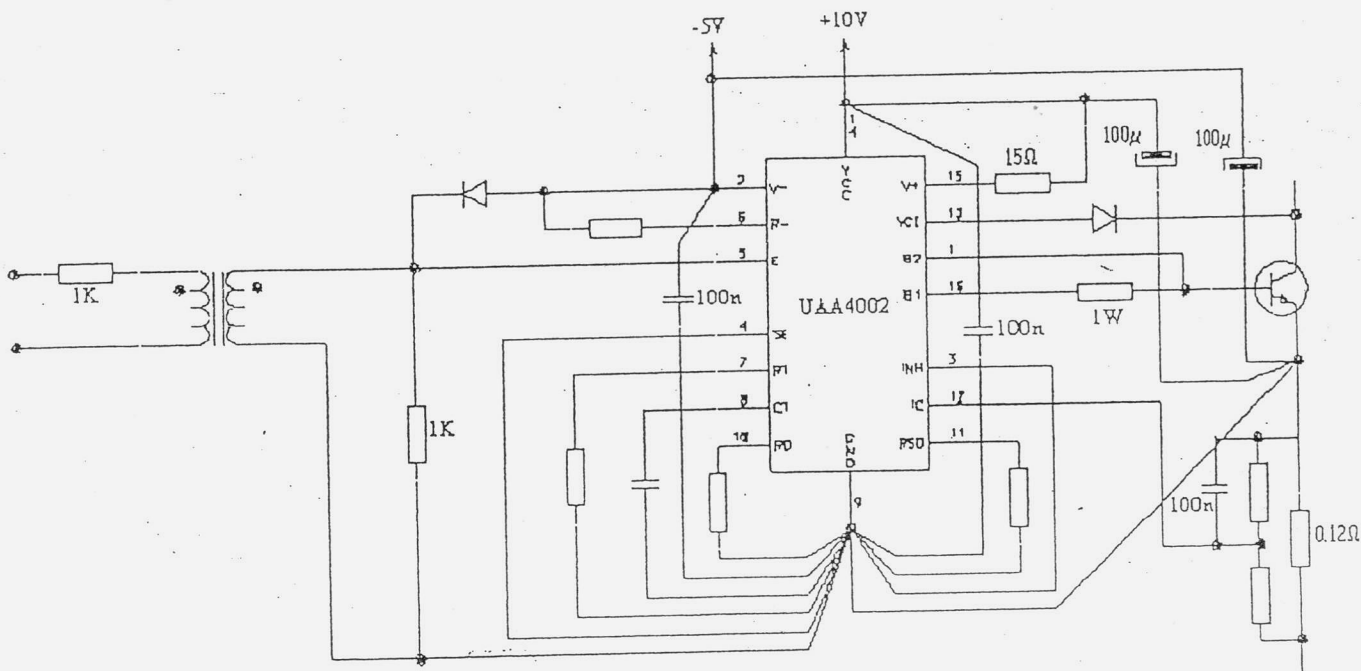
ИЗВЕШТАЈ

1. ПРОЈЕКТНИ ЗАДАТАК

Уписати вредности компоненти које се везују за интегрални контролер UAA4002, да би управљачко коло са слике 1 остварило следеће радне услове:

- радна учестаност $f_s = 25\text{kHz}$
- импулсни мод рада са ограниченом амплитудом негативног импулса
- минимални фактор вођења прекидача $D_{min} = 0.025$
- максимални фактор вођења прекидача $D_{max} = 0.49$
- време кашњења управљачког импулса $T_D = 0.5\mu\text{s}$
- максимална струја прекидача $I_p = 8\text{A}$
- напонски праг десатурације $U_{sat} = 4.5\text{V}$
- минимални негативни напон напајања $U = 3.25\text{V}$

Стандардне вредности отпорника у $\text{K}\Omega$: 8.2; 12; 15; 18; 22; 27.
 Стандардне вредности кондензатора у pF : 470; 510; 560; 620; 680.



Слика 1: Управљачко коло биполарног транзистора реализовано помоћу контролера UAA4002